



PATENT ABSTRACTS OF JAPAN

(11) Publication number: **11003223 A**(43) Date of publication of application: **06.01.99**

(51) Int. Cl.

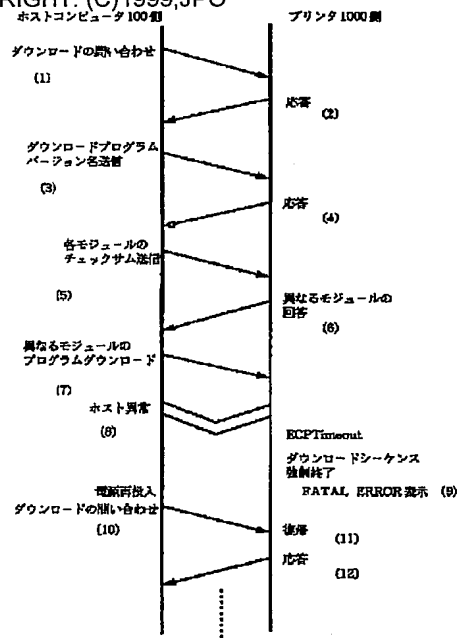
G06F 9/06
G06F 3/12
(21) Application number: **09152646**(22) Date of filing: **10.06.97**(71) Applicant: **CANON INC**
(72) Inventor: **ONIZUKA YASUYUKI**
MATSUMOTO MASASHI
**(54) INFORMATION PROCESSOR AND INFORMATION
STORAGE METHOD**

COPYRIGHT: (C)1999,JPO

(57) Abstract:

PROBLEM TO BE SOLVED: To provide an information processor and an information storage method capable of securing the reliability of input information from an external device.

SOLUTION: A flash ROM (ER) is divided into plural sector blocks(SBs) and a program module(PM) is written from a host to respective SBs. In the case that abnormality is generated in the host during down-loading, the possibility that data inside the SB of the FR are destroyed is high. Then, a program inside a boot block is set so as not to activate the SB storing the PM at the time of the reactivation of the next time. Thereafter, by the reactivation of a printer, the check sum (CS) of the respective SBs stored in a RAM until then is cleared and the CS stored in the FR is newly stored in the RAM. By the difference of the CS inside the Ram and a normal CS held by the host, the program to be down-loaded again is determined.



(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平11-3223

(43) 公開日 平成11年(1999) 1月6日

(51) Int.Cl.⁶

G 0 6 F 9/06
3/12

識別記号

5 4 0

F I

G 0 6 F 9/06
3/12

5 4 0 M
A

審査請求 未請求 請求項の数15 O L (全 13 頁)

(21) 出願番号 特願平9-152646

(22) 出願日 平成9年(1997) 6月10日

(71) 出願人 000001007

キヤノン株式会社

東京都大田区下丸子3丁目30番2号

(72) 発明者 鬼塚 康如

東京都大田区下丸子3丁目30番2号 キヤ
ノン株式会社内

(72) 発明者 松本 正史

東京都大田区下丸子3丁目30番2号 キヤ
ノン株式会社内

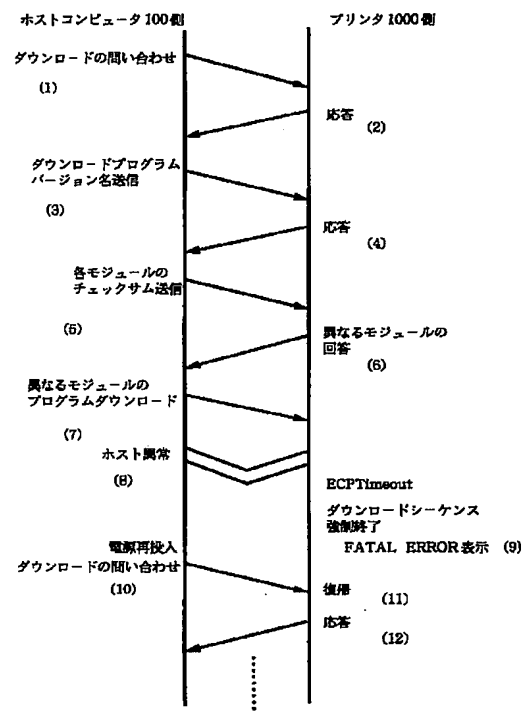
(74) 代理人 弁理士 大塚 康徳 (外2名)

(54) 【発明の名称】 情報処理装置及び情報格納方法

(57) 【要約】

【課題】 外部装置からの入力情報の信頼性の確保が可能な情報処理装置及び情報格納方法の提供。

【解決手段】 フラッシュROM (FR) を複数のセクタブロック (SB) に分割し、その各SBにホストからプログラムモジュール (PM) を書き込む。ダウンロード中にホストに異常が発生した場合、FRの当該SB内のデータは破壊されている可能性が高い。そこで、そのPMが格納されているSBが次の再起動時に起動されないように、ブートブロック内のプログラムを設定する。その後、プリンタの再起動により、それまでRAMに格納されていた各SBのチェックサム (CS) はクリアされ、FRに格納されているCSがRAMに新たに格納される。このRAM内のCSとホストが持っている正規のCSとの相違により、再度ダウンロードすべきプログラムを判断できる。



1

【特許請求の範囲】

【請求項 1】 複数の格納領域を有し、その格納領域毎に書き込み・消去が可能な不揮発性のメモリ手段と、外部装置との双方向通信が可能な通信手段と、前記メモリ手段のそれぞれの格納領域への書き込み順序を制御する制御手段とを備え、前記メモリ手段には、前記格納領域毎に複数のモジュールに分割された装置の動作プログラム及びデータが格納され、前記制御手段は、前記外部装置から前記動作プログラム及びデータの更新が指示された場合に、前記外部装置から受信する複数のモジュールに分割された動作プログラム及びデータのそれぞれを、前記メモリ手段の何れかの格納領域に格納することを特徴とする情報処理装置。

【請求項 2】 更に、前記通信手段により受信したモジュールのそれぞれについてチェックサムを算出するチェックサム算出手段を備え、前記制御手段は、前記チェックサム算出手段によりモジュール毎に算出したチェックサムを、そのモジュールと共に、前記メモリ手段の何れかの格納領域に格納することを特徴とする請求項 1 記載の情報処理装置。

【請求項 3】 前記メモリ手段は、前記情報処理装置の起動時に、前記複数の格納領域に格納しているそれぞれのモジュールのチェックサムを、前記外部装置が参照可能な一時記憶メモリにコピーすることを特徴とする請求項 2 記載の情報処理装置。

【請求項 4】 前記データは、そのデータが含まれるモジュールのチェックサムを含んでおり、更に、前記通信手段により受信したモジュール内の動作プログラムのチェックサムを、そのモジュールについて前記チェックサム算出手段により算出したチェックサムと比較する比較手段を備え、前記制御手段は、前記比較手段によりチェックサムが一致しないモジュールを、前記通信手段により前記外部装置に報知することを特徴とする請求項 2 記載の情報処理装置。

【請求項 5】 前記複数のモジュールは、前記情報処理装置を制御する動作プログラムであることを特徴とする請求項 2 記載の情報処理装置。

【請求項 6】 前記メモリ手段の複数の格納領域において、少なくとも 1 つの領域は書き込み禁止に設定し、その書き込みを禁止した領域に少なくとも前記外部装置との通信制御プログラム、前記メモリ手段の書き込み制御プログラム、並びに前記制御手段によるモジュールの書き込みが中断したときのエラー処理プログラムを予め格納することを特徴とする請求項 5 記載の情報処理装置。

【請求項 7】 前記制御手段は、前記エラー処理プログラムにより、モジュールの書き込みが所定時間を超えて中断したときに書き込みを中止し、書き込みを中断した格納領域が起動されないように制御することを特徴とする請求項 1 記載の情報処理装置。

2

【請求項 8】 更に、前記制御手段によるモジュールの書き込み指定アドレスを変換するアドレス変換手段を備え、そのアドレス変換手段が、前記制御手段があるモジュールを書き込むときに、そのモジュールを、前記複数の格納領域の内、現在空き領域となっている格納領域に格納するようにアドレスを変換し、そのモジュールを本来格納すべき格納領域を新たな空き領域とすることを特徴とする請求項 1 記載の情報処理装置。

【請求項 9】 前記アドレス変換手段は、前記情報処理装置の再起動後も、再起動前のアドレス変換状態を保持することを特徴とする請求項 8 記載の情報処理装置。

【請求項 10】 前記メモリ手段に、フラッシュメモリを使用することを特徴とする請求項 1 記載の情報処理装置。

【請求項 11】 前記通信手段の通信プロトコルは、IEEE 1284 規格の双方向セントロニクスパラレルインターフェースであり、ECP モードにて使用することを特徴とする請求項 1 記載の情報処理装置。

【請求項 12】 前記情報処理装置は、プリンタであることを特徴とする請求項 1 記載の情報処理装置。

【請求項 13】 複数の格納領域を有する不揮発性のメモリを使用して、その格納領域毎に情報を格納する情報格納方法であって、前記メモリの格納領域毎に複数のモジュールに分割された装置の動作プログラム及びデータを格納し、外部装置から前記動作プログラム及びデータの更新が指示された場合に、その外部装置から受信する複数のモジュールに分割された動作プログラム及びデータのそれぞれを、前記メモリの何れかの格納領域に格納することを特徴とする情報格納方法。

【請求項 14】 複数の格納領域を有するメモリに、所定の格納領域が予め決められている入力情報を格納する情報格納方法であって、前記メモリの複数の格納領域の内、少なくとも 1 つを空き領域に設定し、その空き領域に入力情報を格納し、その格納した入力情報を、その入力情報の所定の格納領域にコピーすることを特徴とする情報格納方法。

【請求項 15】 複数の格納領域を有するメモリに、所定の格納領域が予め決められている入力情報を格納する情報格納方法であって、前記メモリの複数の格納領域の内、少なくとも 1 つを空き領域に設定し、その空き領域に入力情報を格納し、その格納した入力情報が本来格納されるべき所定の格納領域を、新たな空き領域に設定することを特徴とする情報格納方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、例えば、外部機器

から受信した入力情報を処理する情報処理装置及び情報格納方法に関する。

【0002】

【従来の技術】 代表的な情報処理装置であるプリンタにおいては、プリンタの制御を司るCPUや、ASICの動作制御プログラムを格納するメモリに、一般にマスクROMやEPROM等が利用されている。

【0003】

【発明が解決しようとする課題】 しかしながら、マスクROMやEPROMは、プログラムを一度書き込むと消去ができないため、プログラムのバージョンアップ、或いはプログラムに不具合が発見された場合等にはROM自体を取り替える必要が生じる。特に、プリンタは、印字ヘッド等の可動部分が多く、一般ユーザではROMの交換が困難なため、交換の際はサービスマン対応となり、コスト、時間がかかるという問題がある。

【0004】 そこで本発明では、上記のプログラムのような必要な情報を予め自装置内のROMに格納するのは止め、その必要な情報を外部装置から入手する。特に、その情報の入手の際、外部装置からの入力情報の信頼性の確保が可能な情報処理装置及び情報格納方法の提供を目的とする。

【0005】

【課題を解決するための手段】 上記の目的を達成するため、本発明の情報処理装置は以下の構成を特徴とする。

【0006】 即ち、複数の格納領域を有し、その格納領域毎に書き込み・消去が可能な不揮発性のメモリ手段と、外部装置との双方向通信が可能な通信手段と、前記メモリ手段のそれぞれの格納領域への書き込み順序を制御する制御手段とを備え、前記メモリ手段には、前記格納領域毎に複数のモジュールに分割された装置の動作プログラム及びデータが格納され、前記制御手段は、前記外部装置から前記動作プログラム及びデータの更新が指示された場合に、前記外部装置から受信する複数のモジュールに分割された動作プログラム及びデータのそれぞれを、前記メモリ手段の何れかの格納領域に格納することを特徴とする。

【0007】 更に好ましくは、前記制御手段によるモジュールの書き込み指定アドレスを変換するアドレス変換手段を備え、そのアドレス変換手段が、前記制御手段があるモジュールを書き込むときに、そのモジュールを、前記複数の格納領域の内、現在空き領域となっている格納領域に格納するようにアドレスを変換し、そのモジュールを本来格納すべき格納領域を新たな空き領域とする。とよい。

【0008】 または、上記の目的を達成するため、本発明の情報格納方法は以下の構成を特徴とする。

【0009】 即ち、複数の格納領域を有する不揮発性のメモリを使用して、その格納領域毎に情報を格納する情報格納方法であって、前記メモリの格納領域毎に複数の

モジュールに分割された装置の動作プログラム及びデータを格納し、外部装置から前記動作プログラム及びデータの更新が指示された場合に、その外部装置から受信する複数のモジュールに分割された動作プログラム及びデータのそれぞれを、前記メモリの何れかの格納領域に格納することを特徴とする。

【0010】 即ち、複数の格納領域を有するメモリに、所定の格納領域が予め決められている入力情報を格納する情報格納方法であって、前記メモリの複数の格納領域の内、少なくとも1つを空き領域に設定し、その空き領域に入力情報を格納し、その格納した入力情報を、その入力情報の所定の格納領域にコピーすることを特徴とする。

【0011】 即ち、複数の格納領域を有するメモリに、所定の格納領域が予め決められている入力情報を格納する情報格納方法であって、前記メモリの複数の格納領域の内、少なくとも1つを空き領域に設定し、その空き領域に入力情報を格納し、その格納した入力情報が本来格納されるべき所定の格納領域を、新たな空き領域に設定することを特徴とする。

【0012】

【発明の実施の形態】 以下、本発明を代表的な情報処理装置としてのプリンタに適用した実施形態を、図面を参照して詳細に説明する。

【0013】 はじめに、本願では、ホストコンピュータ等の外部機器から受信する印刷データ及び制御データのインタフェースとして、一般的な8ビットパラレルセントロニクスインタフェースではなく、IEEE1284規格の双方向セントロニクス(Bi-Cenntronics)インタフェースを採用する。この双方向のセントロニクスインタフェースは、周辺機器におけるデータ受信だけでなく、その周辺機器からホストへのデータ送信も可能であり、双方向通信が可能なセントロニクスインタフェースである。また、IEEE1284規格にはいくつかのモードがあり、その中の1つとしてECPモードがある。このECPモードでは、8ビットパラレルデータを双方向に高速に送受信することが可能である。

【0014】 また、近年、制御電圧の制御により消去、書き込みが可能な所謂フラッシュROMが開発されている。そこで、プリンタ内にマスクROM等の代わりにフラッシュROMを備え、前記の双方向通信インタフェースによりホストとの通信を行い、格納されているプログラムのバージョンアップ等を行うべく、そのホストからプリンタ内のフラッシュROMに対して、新たなプログラムをダウンロードする。これにより、プログラムのバージョンアップの度にROMを交換する必要はなくなる。

【0015】 しかしながら、フラッシュROMを使用する際、プリンタの動作制御プログラムをフラッシュROMにダウンロード中にFATAL ERRORや、電源

5

ダウン等が発生した場合には、フラッシュROMに格納されているデータが破壊されている可能性が高いため、プリンタを復旧できなくなることが予想される。従って、このような場合、外部装置からダウンロードした動作制御プログラムの受信データとしての信頼性を保証することが重要である。そこで、以下に説明する各実施形態では、動作制御プログラムをフラッシュROMに格納する場合のデータとしての信頼性を確保する方法を中心に説明する。

【0016】尚、本発明に係る外部装置（ホスト）から受信したデータの信頼性確保の手法は、プリンタの動作制御プログラムに限られるものではないことは言うまでもない。

【0017】

【第1の実施形態】はじめに、プリンタの内部構成の概要について、図1を参照して説明する。

【0018】図1は、本発明の第1の実施形態としてのプリンタのブロック構成図である。同図に示すように、プリンタ1000は、パーソナルコンピュータ等のホストコンピュータ100に接続されている。また、ホストコンピュータ100は、後述するプリンタ1000にダウンロードすべき動作制御プログラムを、例えば不図示のモデムまたはターミナルアダプタ等を介して外部の通信ネットワークから、或はフロッピーディスク、CD-ROM、DVD等の記録媒体から入手する。

【0019】プリンタ1000において、102は、プリンタ1000に於ける動作、処理を制御するCPUである。103は、CPU102の制御プログラムや文字フォント等各種データを格納するフラッシュメモリ（以下、フラッシュROM）である。104は、各種データを一時保存するためのRAMである。101は、ホストコンピュータ100等の外部機器との間でIEEE1284規格に基づく双方向セントロニクス通信プロトコルに基づき制御を行うインタフェース制御部である。105は、プリンタの設定状態、動作モード、エラーメッセージ等を表示する表示部である。

【0020】尚、RAM104には、インタフェース制御部101が制御する双方向セントロニクス通信におけるホストコンピュータ100からの受信データ、或は送信データを格納するためにも使用される。また、RAM104には、プリンタ1000の電源投入等のリセットスタート時に、フラッシュROM103の各セクタ内に格納しているモジュール毎のチェックサムも格納する。

【0021】106は、CPU102からの制御信号に従って不図示の記録ヘッドに画像データを転送し、その画像データを記録媒体に記録するHEAD駆動部である。107は、CPU102からの制御信号に従って不図示の紙送りモータを駆動するLF駆動部である。108は、CPU102からの制御信号に従って不図示のキャリッジモータを駆動するCR駆動部である。LF駆動

6

部107及びCR駆動部108を制御することにより、HEAD駆動部106の記録ヘッドは、記録媒体上を水平方向・垂直方向に移動することができる。

【0022】次に、プリンタ1000内のフラッシュROM103について、図2を参照して説明する。

【0023】図2は、本発明の第1の実施形態としてのフラッシュROMのメモリ空間を示す図である。

【0024】同図に示すように、フラッシュROM103のメモリ空間は、複数のセクタブロックに区切られている。これらのセクタブロックにおいて、ブート領域（Boot Block）には、少なくとも、フラッシュROM103にホストコンピュータ100から受信したプログラムを書き込むプログラム、ホストコンピュータ100との間でIEEE1284規格のECPモードにより双方向データ通信を行うプログラム、並びに後述のダウンロード中に障害が発生した時にダウンロードシーケンスを強制終了させたり、表示部105に所定の表示を行うエラー処理ルーチンプログラムが格納されており、変更禁止のプロテクトがかかっている。

【0025】また、フラッシュROM103の各セクタブロック（Block1～Block7）には、例えば、プリンタ1000のプリンタエンジンの制御プログラム、マスクパターン、ヒートテーブル等のように、複数のプログラムモジュールに分けられたプリンタ100の動作制御プログラムと、その個々のモジュールのチェックサムが格納される。チェックサムは、プリンタ1000の電源投入等のリセットスタート時にRAM104に格納される。

【0026】更に、Boot Blockには、ダウンロードが正常に終了しなかったときにこのBoot Blockに格納されているプログラムにより他のセクタが起動されないように、FATAL ERROR時の処理プログラムも格納されている。

【0027】ホストコンピュータ100から送出されるプリンタ1000の動作制御プログラムは、予めプリンタ1000の各動作に合わせてモジュール単位に分割されており、この分割された各モジュールはフラッシュROM103にブロック単位で格納される。

【0028】以下、本実施形態における動作制御プログラムの書き換え処理を、ホストコンピュータ100からプリンタ1000へのプログラムモジュールのダウンロード処理と、プリンタ1000におけるフラッシュROM103内の動作制御プログラムの書き換え処理とに分けて説明する。

【0029】＜プログラムモジュールのダウンロード処理＞まず、本実施形態におけるホストコンピュータ100からプリンタ1000への動作制御プログラムのダウンロード処理の制御手順を、図3及び図4を参照して説明する。

【0030】図3は、本発明の第1の実施形態としての

ダウンロードのシーケンスを示す図であり（正常終了の場合）、ホストコンピュータ 100 とプリンタ 1000 との間で IEEE 1284 規格の ECP モードにより行われる。

【0031】ステップ（1）：まず、ホストコンピュータ 100 よりプリンタ 1000 の動作制御プログラムをダウンロードする場合、ホストコンピュータ 100 からプリンタ 1000 にダウンロードの問い合わせを行う。

【0032】ステップ（2）：ホストコンピュータ 100 からの問い合わせに対してプリンタ 1000 では、ダウンロードの実行を要求する場合にはホストコンピュータ 100 に「応答」を返す。このステータス応答は、前述したフラッシュ ROM 103 の Boot Block に格納されている通信プログラムにより、インタフェース制御部 101 を介して行われる。

【0033】ステップ（3）：次に、プリンタ 1000 から「応答」を返されたホストコンピュータ 100 は、新たにプリンタ 1000 にダウンロードする動作制御プログラムのバージョン番号または記号を送信する。

【0034】ステップ（4）：プリンタ 1000 は、受信したバージョン番号または記号を、現在フラッシュ ROM 103 に格納されている動作制御プログラムのバージョン番号または記号と比較し、プリンタ 1000 内のバージョン番号または記号が古い場合には、ダウンロード要求ステータスを返す。

【0035】ステップ（5）：ダウンロードの要求ステータスを受信したホストコンピュータ 100 は、プリンタ 1000 のフラッシュ ROM 103 内の各セクタに格納すべく、複数のモジュールに区切ってある動作制御プログラムのチェックサムをプリンタ 1000 に送信する。

【0036】ステップ（6）：チェックサムを受信したプリンタ 1000 は、各セクタブロックに現在格納してあるチェックサムを電源投入等のリセットスタート時に RAM 104 に格納し直してあるため、この RAM 104 に格納してある各セクタのチェックサムと、今回ホストコンピュータ 100 から受信したチェックサムと比較し、異なるチェックサムのモジュールをホストコンピュータ 100 に知らせる。

【0037】ステップ（7）、ステップ（8）：ホストコンピュータ 100 は、プリンタ 1000 から応答のあったチェックサムの異なる動作制御プログラムのモジュールを、プリンタ 1000 にダウンロードする。その際、ホストコンピュータ 100 は、送出する動作制御プログラムのモジュールに含まれるデータ数をダウンロードするデータの最初に送信し、次にそのプログラムのモジュール、そしてそのチェックサムを送信する。

【0038】ステップ（9）：プリンタ 1000 では、順次プログラムデータが送られてくる度にチェックサムの計算が行われ、最後にホストコンピュータ 100 から

送られてくるチェックサムとプリンタ 1000 で計算されたチェックサムとを比較し、同じであれば正常終了のステータスをホストコンピュータ 100 に返す。尚、チェックサムは、フラッシュ ROM 103 の各セクタブロックにプログラムモジュールと共に格納する。

【0039】これらのステップ（7）～ステップ（9）の通信は、ステップ（6）で受信した異なるチェックサムのモジュールの分だけ行われ、ダウンロードが終了する。

【0040】図 4 は、本発明の第 1 の実施形態としてのダウンロードのシーケンスを示す図であり（異常発生の場合）、ダウンロードの途中で FATAL ERROR や、電源ダウン等の障害が発生し、ダウンロードが中断した場合を示す。

【0041】同図において、図 4 のステップ（1）～ステップ（7）までは前述の図 3 の説明と同様のため、説明を省略する。

【0042】ステップ（8）、ステップ（9）：図 4 のステップ（7）において、プログラムのダウンロード中にプリンタ 1000 に予め設定されている通信タイムアウト時間を超えてもプログラムデータが送信されない場合、プリンタ 1000 は、ホストコンピュータ 100 等の異常とみなし、一旦 ECP モードから抜け、Boot Block に予め格納してあるエラー処理ルーチンを起動し、ダウンロードシーケンスを強制終了する。また、ダウンロードシーケンスが強制終了されると、プリンタ 1000 の表示部 105 には、FATAL ERROR が表示される。

【0043】更に、プリンタ 1000 は、異常が発生したときにホストコンピュータ 100 からのダウンロードの途中であったプログラムモジュールのデータは、フラッシュ ROM 103 の当該セクタブロック内で破壊されている可能性が高いため、そのプログラムモジュールが格納されているセクタブロックが次の電源投入等のリセットスタート時に起動されないように、Boot Block のプログラムを設定する。

【0044】その後、表示部 105 の表示を見たオペレータが、電源投入等によりプリンタ 1000 をリセットスタートさせると、それまで RAM 104 に格納されていた各セクタブロックのチェックサムはクリアされ、前述したように、フラッシュ ROM 103 に格納されているチェックサムが RAM 104 に新たに格納される。従って、RAM 104 には、データが破壊されているセクタブロックのチェックサムも格納される。

【0045】ステップ（10）：プリンタ 1000 のリセットスタートによりホストコンピュータ 100 との通信が回復すると、ダウンロードの問い合わせがホストコンピュータ 100 からプリンタ 1000 になされる。

【0046】ステップ（11）、ステップ（12）：プリンタ 1000 では、ホストコンピュータ 100 にダウ

ンロードを要請すると共にエラー処理ルーチンから復帰し、ステップ(2)へと移行する。これにより、ホストコンピュータ100とのバージョン番号または記号及びチェックサムの相違の確認からダウンロードの制御が再開される。即ち、ホストコンピュータ100は、プリンタ1000のリセットスタートによりRAM104に格納されたところの、データが破壊されているセクタブロックのチェックサムを認識することができるため、障害の発生によりダウンロードが中断したプログラムモジュールからダウンロードが再開することができる。

【0047】[第1の実施形態のダウンロード処理の変形例]次に、図5を参照して第1の実施形態の変形例を説明する。

【0048】図5は、本発明の第1の実施形態の変形例としてのダウンロードのシーケンスを示す図である(正常終了の場合)。

【0049】上述した実施形態では、ダウンロード中に障害が発生し、フラッシュROM103内のセクタブロックのデータが破壊されても、再度そのデータをダウンロードすることによりフラッシュROM103に格納するデータの内容を保証した。本変形例では、ホストコンピュータ100からダウンロードする前に、一度プリンタ1000から書き換えられるプログラムモジュールとそのチェックサムとをホストコンピュータ100に転送し(6A, 6B)、コンピュータ側で格納することにより、バージョンアップ前のデータ及びチェックサムを保存する。そして、ダウンロードが完了し、バージョンアップが終了した時点で、ホストコンピュータ100に格納したバージョンアップ前のデータ及びチェックサムを消去する。これにより、データの保存及び信頼性は更に向上させることができる。

<フラッシュROM内の動作制御プログラムの書き換え処理>次に、上述の手順でホストコンピュータ100から受信するプログラムモジュールを、どのような手順でフラッシュROM103内に書き込むかについて説明する。

【0050】図6は、本発明の第1の実施形態としてのプリンタの動作制御プログラムの書き換えの手順を説明する図である。

【0051】図12は、本発明の第1の実施形態としてのプリンタの動作制御プログラムの書き換え処理を示すフローチャートである。

【0052】図6の(a)から(c)のフラッシュROM103のBoot Blockには、前述したように、少なくとも、フラッシュROM103にホストコンピュータ100から受信したプログラムを書き込むプログラム、ホストコンピュータ100との間でIEEE1284規格のECPモードにより双方向データ通信を行うプログラム、並びに後述のダウンロード中に障害が発生した時にダウンロードシーケンスを強制終了させた

り、表示部105に所定の表示を行うエラー処理ルーチンプログラムが格納されており、変更禁止のプロテクトがかかられている。

【0053】また、図6(a)のBlock1からBlock4には、プリンタ1000のプリンタエンジンの制御プログラム、マスクパターン、ヒートテーブル、等が書き込まれている。この状態でプリンタが市場に投入され、その後、例えば高性能なインクが開発された場合を考える。このプリンタでは、ヒートパルス幅等を変更しなければならないので高性能なインクを利用することはできない。そこで、ヒートテーブルが書き込まれているBlock3のプログラムの書き換えを行うことにより(図6(c))、その高性能なインクが使用可能となる。その変更の手順を図12を参照して説明する。

【0054】ステップS1, ステップS2: プリンタ1000は、ホストコンピュータ100からBlock3のプログラム書き換えのコマンドを受信した場合、図6(b)に示すようにBlock3に格納しているデータを消去する。

【0055】ステップS3: そして、ホストコンピュータ100からBlock3用の新しいプログラムを受信し、その新しいプログラムをBlock3に書き込む。

【0056】ホストコンピュータ100からコマンドの受信、プログラムのダウンロードは、前述したダウンロードシーケンスに基づいて行われる。

【0057】以上説明したように、ダウンロード中の障害発生を考慮したダウンロードシーケンスを採用し、更に、動作制御プログラムをモジュール単位でフラッシュROM103の各セクタブロックに格納することにより、ダウンロード中に障害が発生した場合でも、フラッシュROM103内の最小限のプログラム破壊で済み、再度ダウンロードするときに全領域ダウンロードする必要がない。これにより、ホストコンピュータ1000から受信する動作制御プログラムの信頼性の確保が可能となる。

【0058】また、プリンタ1000において、障害発生時のエラー処理ルーチンをフラッシュROM103のブート領域に持つことにより障害発生後のプリンタの暴走を防止できる。

【0059】

【第2の実施形態】本実施形態は、フラッシュROM内の動作制御プログラムの書き換え処理に関する。また、本実施形態も図1のシステムを基にしており、プリンタ1000の動作制御プログラムに、不具合やバージョンアップ等が必要な場合には、新たな動作制御プログラムをホストコンピュータ100からプリンタ1000にダウンロードする。そして、プリンタ1000は、新たに受信した動作制御プログラムをフラッシュROM103に書き込むのは同様である。

【0060】上述した第1の実施形態の図6(b)の時

11

点でプリンタ1000のパワーオフ等のトラブルがあった場合、次にプリンタ1000のパワーオンしたときには、プリンタが暴走する可能性がある。そこで、本実施形態では、その危険性を防止できる書き換えの手順を以下に説明する。尚、本実施形態において、プリンタ1000は、フラッシュROM103のアドレスを変換するアドレス変換回路(図8)を備えている。

【0061】図7は、本発明の第2の実施形態としてのプリンタの動作制御プログラムの書き換えの手順を説明する図である。

【0062】図13は、本発明の第2の実施形態としてのプリンタの動作制御プログラムの書き換え処理を示すフローチャートである。

【0063】図8は、本発明の第2の実施形態としてのプリンタ内のアドレス変換回路のブロック構成図である。同図に示すように、アドレス変換回路は、フラッシュROM103の各ブロックのアドレス比較回路(a)~(c)、アドレス生成回路(e)から(h)、並びにそれらの回路の接続を選択する選択回路(d)を備える。選択回路の制御は、CPU102が行うことは言うまでもない。

【0064】図9は、本発明の第2の実施形態としてのプリンタ内のアドレス変換回路の内部接続の状態を示す図である。

【0065】図7(a)において、フラッシュROM103のBoot Block及びBlock1からBlock3には、第1の実施形態と同様に書き込み禁止のブートプログラムとモジュール化された動作制御プログラムが格納されている。

【0066】但し、本実施形態では、Block1からBlock3のブロックの内、一番大きい記憶容量のブロックと同等以上のサイズを有するバックアップ用の空き領域が設定されている。また、この時のアドレス変換回路(図8)の接続状態は、図9(i)である。

【0067】以下、書き換えの手順を図13を参照して説明する。

【0068】ステップS11、ステップS12：ホストコンピュータ100から、例えば、Block2のプログラム書き換えのコマンドを受信した場合には、図7(b)に示すように、まず現在の空き領域に新しいBlock2を書き込む。

【0069】ステップS13、ステップS14：次に、プリンタ1000は、新しく書き込んだプログラムのチェックサムを計算し、算出したチェックサムとホストコンピュータ100から送られたチェックサムとを比較する。

【0070】ステップS15：ステップS14でチェックサムが一致しない場合は、ホストコンピュータ100に再送要求を送り、ステップS11に戻る。

【0071】ステップS16、ステップS17：一方、

12

ステップS14でチェックサムが一致した場合は、図8のアドレス変換回路の選択回路(d)を図9(j)のように設定する。これにより、Block2をアクセスした場合には、空き領域に書き込まれた新しいBlock2のプログラムがCPU102に読み込まれる(図7(b))。

【0072】また、図7(b)においてBlock2のデータを消去し、その領域を新たな空き領域とする(図7(c))。次に、図7(c)において元の空き領域に保存されている新しいBlock2の内容を、現在の空き領域(元のBlock2)にコピーする(図7(d))。

【0073】ステップS18、ステップS19：そして、新しくBlock2に書き込んだプログラムのチェックサムを計算し、そのチェックサムとホストコンピュータ100から送られたチェックサムとを比較する。

【0074】ステップS20：ステップS19でチェックサムが一致しない場合は、ホストコンピュータ100に当該プログラムの再送要求を行い、ステップS11に戻る。

【0075】ステップS21：一方、ステップS19でチェックサムが一致した場合は、図8のアドレス変換回路の選択回路(d)を図9(k)のように設定し、新しいBlock2のプログラムが格納されている領域を新たな空き領域とし、ステップS11に戻る。これにより、Block2をアクセスした場合には、新しいBlock2のプログラムがCPU102に読み込まれる(図7(e))。

【0076】ホストコンピュータ100からダウンロードすべきプログラムが複数有る場合は、上記の手順を繰り返す。尚、本実施形態においても、ホストコンピュータ100からコマンドの受信、プログラムのダウンロードは、第1の実施形態で説明したダウンロードシーケンスにより行われることは言うまでもない。

【0077】このように、上述した本実施形態は、書き換え処理の回数が第1の実施形態より増え、また、最大ブロックと同等のサイズの空き領域を必要とする。しかし、プリンタ1000の正常な動作に必要な動作制御プログラムが常にフラッシュROM103上に存在させることができる。従って、ダウンロード中に障害が発生しても、その後のプリンタ1000のリセットスタートによる暴走を防止できる。

【0078】

【第3の実施形態】本実施形態も、フラッシュROM内の動作制御プログラムの書き換え処理に関する。特に、本実施形態は、第2の実施形態と同様、常に動作に必要なプログラムデータを確保しながら、ホストコンピュータ100から複数のプログラムモジュールをダウンロードする場合に、書き込み処理の回数の減少させるものである。以下、本実施形態では、2つのプログラムモジュ

13

ールをダウンロードする場合を例に説明する。

【0079】図10は、本発明の第3の実施形態としてのプリンタの動作制御プログラムの書き換えの手順を説明する図である。

【0080】図14は、本発明の第3の実施形態としてのプリンタの動作制御プログラムの書き換え処理のフローチャートである。

【0081】図11は、本発明の第3の実施形態としてのプリンタ内のアドレス変換回路の内部接続の状態を示す図である。

【0082】本実施形態においても、図10(a)に示すようにフラッシュROM103のBoot Block及びBlock1からBlock3には、第1の実施形態と同様に書き込み禁止のブートプログラムとモジュール化された動作制御プログラムが格納されている。また、この時のアドレス変換回路(図8)の接続状態は、図11(i)である。

【0083】但し、本実施形態では、空き領域、及びBlock1からBlock3の記憶容量は、何れも同じ大きさの記憶容量に設定する。

【0084】以下、書き換えの手順を図14を参照して説明する。

【0085】ステップS31、ステップS32：図10(a)の状態の時、ホストコンピュータ100からBlock2及びBlock3のプログラム書き換えのコマンドを受信した場合には、まず現在の空き領域に新しいBlock2を書き込む(図10(b))。

【0086】ステップS33：そして、新しく書き込んだプログラムのチェックサムを計算し、そのチェックサムとホストコンピュータ100から送られたチェックサムとを比較する。

【0087】ステップS35：ステップS34でチェックサムが一致しない場合は、ホストコンピュータ100に当該プログラムの再送要求を行い、ステップS31に戻る。

【0088】ステップS36：一方、ステップS34でチェックサムが一致した場合は、図8のアドレス変換回路の選択回路(d)を図9(j)のように設定する。これにより、Block2をアクセスした場合には、新しいBlock2のプログラムがCPU102に読み込まれる(図10(b))。

【0089】また、図10(b)においてBlock2のデータを消去し、その領域に新たな空き領域を生成する(図10(c))。

【0090】ステップS37：ステップS31で複数のブロックの書き換えコマンドを受信している場合は、まだ書き換えていないブロックが有るかを判断する(この例においては、Block3の書き換えが未だである)。書き換えが完了している場合は、ステップS31に戻る。

14

【0091】ステップS38：一方、まだ書き換えていないブロック(本例の場合は、Block3)をステップS37で検出した場合は、ホストコンピュータ100に当該Blockの新たなプログラムの送信を要求し、ステップS31に戻る。

【0092】従って、上記の処理をBlock3について同様に行った結果、フラッシュROM103に以下の状態を得る。

【0093】即ち、Block3のプログラムについて上記の処理を行うことにより、本実施形態では、図(c)の現在の空き領域に新たなBlock3のプログラムを格納し(図10(d))、古いBlock3のプログラムの領域を新たな空き領域とする(図10(e))。その際、図8のアドレス変換回路の選択回路(d)を図11(j)から(k)のように設定する。これにより、Block3をアクセスした場合は、新しいBlock3のプログラムがCPU102に読み込まれる。

【0094】尚、本実施形態においても、ホストコンピュータ100からコマンドの受信、プログラムのダウンロードは、第1の実施形態で説明したダウンロードシーケンスにより行われることは言うまでもない。

【0095】このように、本実施形態では、複数のプログラムモジュールをダウンロードした場合において、常に動作に必要なプログラムデータを確保できる。また、各ブロックを空き領域として利用するため、フラッシュROM103の書き込み処理の回数を第2の実施形態より少なくすることができる。

【0096】

【他の実施形態】尚、本発明は、複数の機器(例えばホストコンピュータ、インタフェイス機器、リーダー、プリンタ等)から構成されるシステムに適用しても、一つの機器からなる装置(例えば、複写機、ファクシミリ装置等)に適用してもよい。

【0097】また、本発明の目的は、前述した実施形態の機能を実現するソフトウェアのプログラムコードを記録した記憶媒体を、システム或は装置に供給し、そのシステム或は装置のコンピュータ(またはCPUやMPU)が記憶媒体に格納されたプログラムコードを読み出し実行することによっても、達成されることは言うまでもない。

【0098】この場合、記憶媒体から読出されたプログラムコード自体が前述した実施形態の機能を実現することになり、そのプログラムコードを記憶した記憶媒体は本発明を構成することになる。

【0099】プログラムコードを供給するための記憶媒体としては、例えば、フロッピーディスク、ハードディスク、光ディスク、光磁気ディスク、CD-ROM、CD-R、磁気テープ、不揮発性のメモ리카ード、ROM等を用いることができる。

【0100】また、コンピュータが読出したプログラムコードを実行することにより、前述した実施形態の機能が実現されるだけでなく、そのプログラムコードの指示に基づき、コンピュータ上で稼働しているOS（オペレーティングシステム）等が実際の処理の一部または全部を行い、その処理によって前述した実施形態の機能が実現される場合も含まれることは言うまでもない。

【0101】更に、記憶媒体から読出されたプログラムコードが、コンピュータに挿入された機能拡張ボードやコンピュータに接続された機能拡張ユニットに備わるメモリに書込まれた後、そのプログラムコードの指示に基づき、その機能拡張ボードや機能拡張ユニットに備わるCPU等が実際の処理の一部または全部を行い、その処理によって前述した実施形態の機能が実現される場合も含まれることは言うまでもない。

【0102】

【発明の効果】以上説明したように、本発明によれば、外部装置からの入力情報の信頼性の確保が可能な情報処理装置及び情報格納方法の提供が実現する。

【0103】

【図面の簡単な説明】

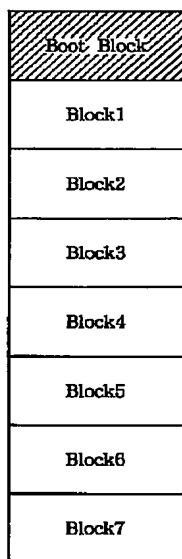
【図1】本発明の第1の実施形態としてのプリンタのブロック構成図である。

【図2】本発明の第1の実施形態としてのフラッシュROMのメモリ空間を示す図である。

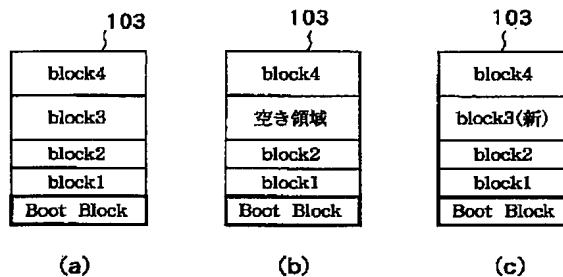
【図3】本発明の第1の実施形態としてのダウンロードのシーケンスを示す図である（正常終了の場合）。

【図4】本発明の第1の実施形態としてのダウンロード

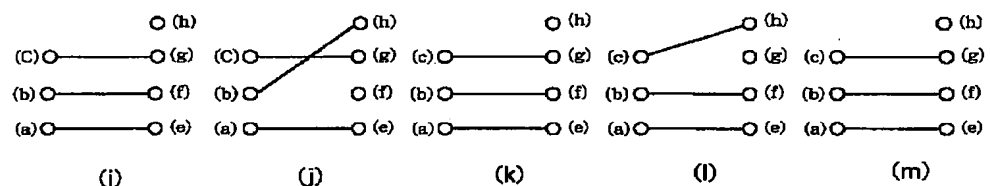
【図2】



【図6】



【図9】



のシーケンスを示す図である（異常発生の場合）。

【図5】本発明の第1の実施形態の変形例としてのダウンロードのシーケンスを示す図である（正常終了の場合）。

【図6】本発明の第1の実施形態としてのプリンタの動作制御プログラムの書き換えの手順を説明する図である。

【図7】本発明の第2の実施形態としてのプリンタの動作制御プログラムの書き換えの手順を説明する図である。

【図8】本発明の第2の実施形態としてのプリンタ内のアドレス変換回路のブロック構成図である。

【図9】本発明の第2の実施形態としてのプリンタ内のアドレス変換回路の内部接続の状態を示す図である。

【図10】本発明の第3の実施形態としてのプリンタの動作制御プログラムの書き換えの手順を説明する図である。

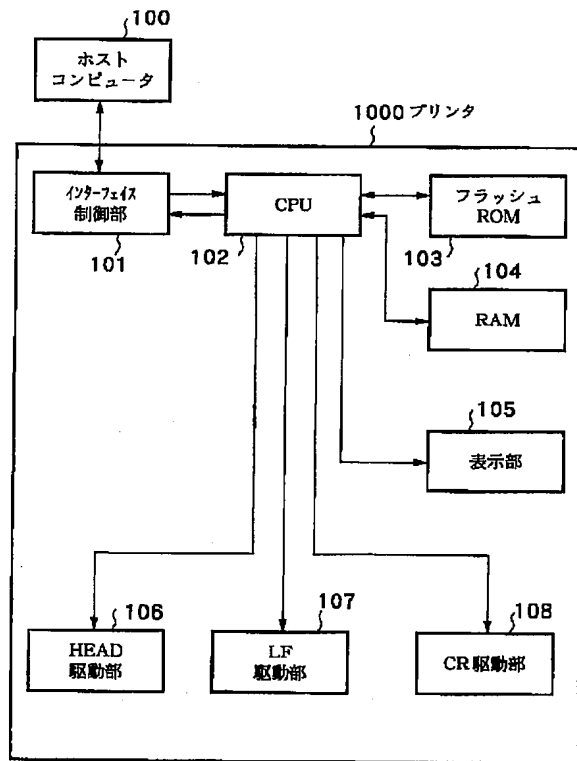
【図11】本発明の第3の実施形態としてのプリンタ内のアドレス変換回路の内部接続の状態を示す図である。

【図12】本発明の第1の実施形態としてのプリンタの動作制御プログラムの書き換え処理を示すフローチャートである。

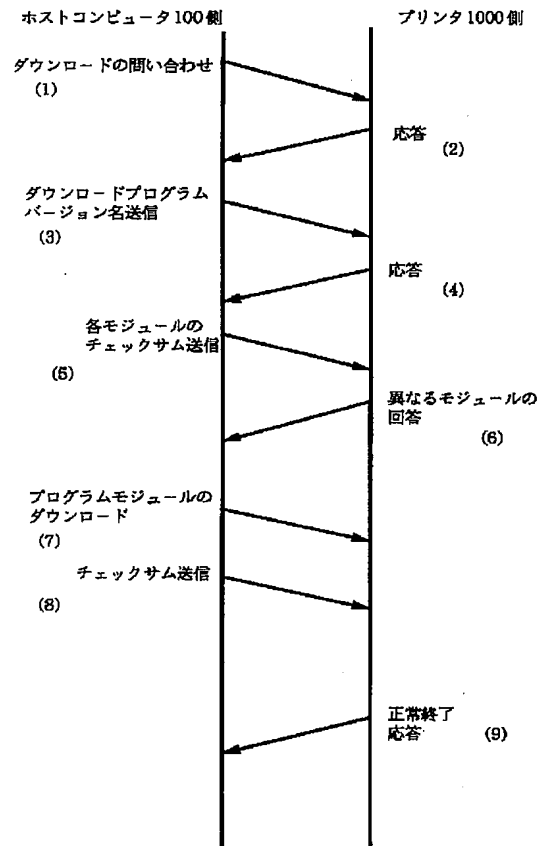
【図13】本発明の第2の実施形態としてのプリンタの動作制御プログラムの書き換え処理を示すフローチャートである。

【図14】本発明の第3の実施形態としてのプリンタの動作制御プログラムの書き換え処理のフローチャートである。

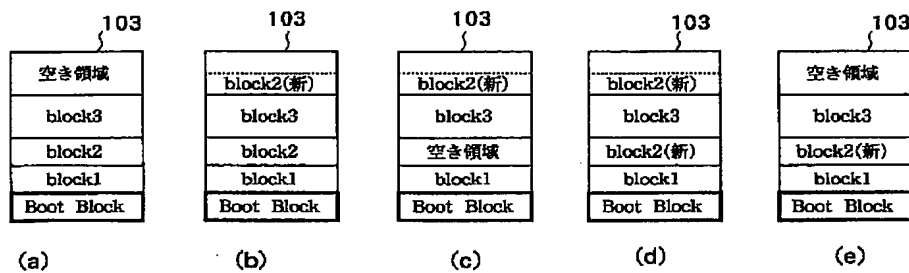
【図 1】



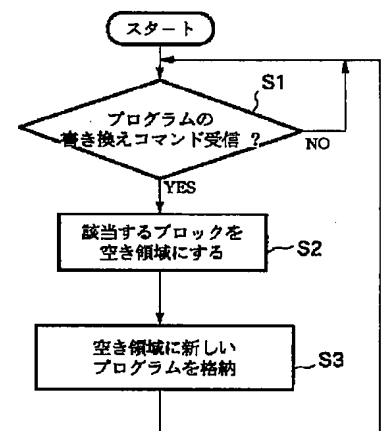
【図 3】



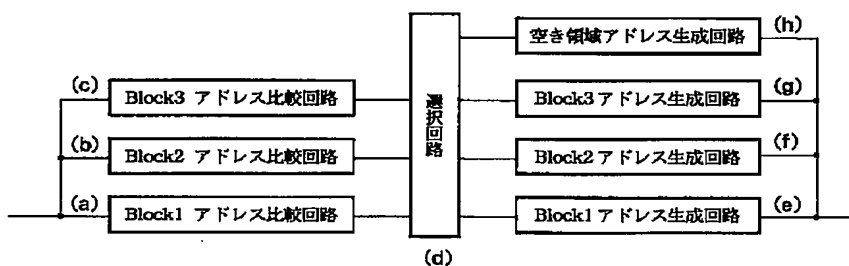
【図 7】



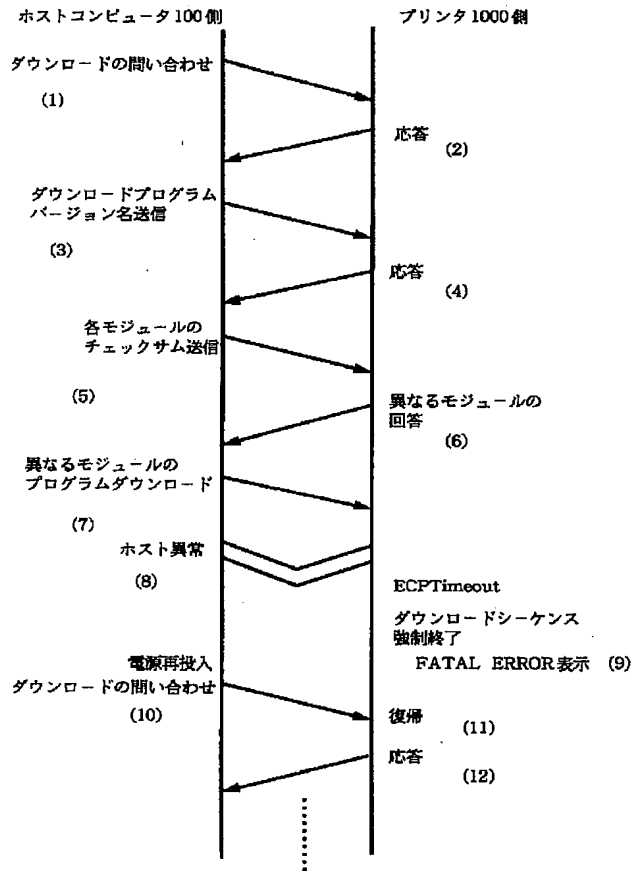
【図 12】



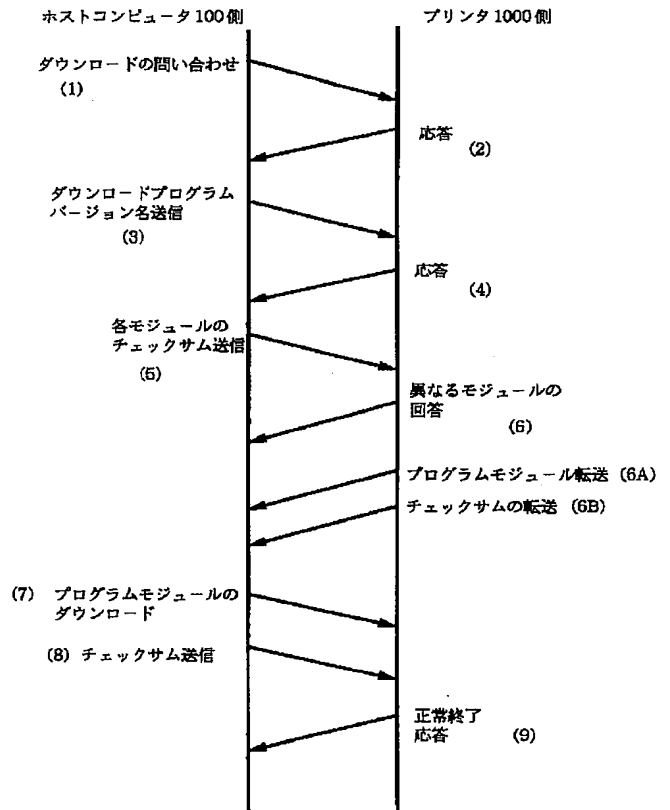
【図 8】



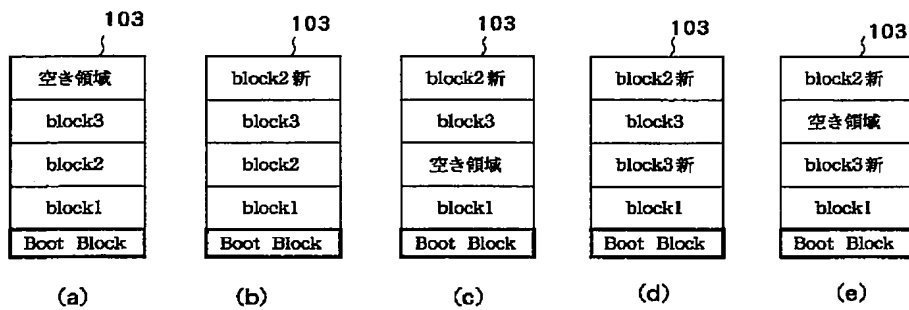
【図 4】



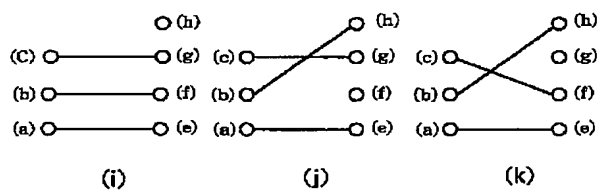
【図 5】



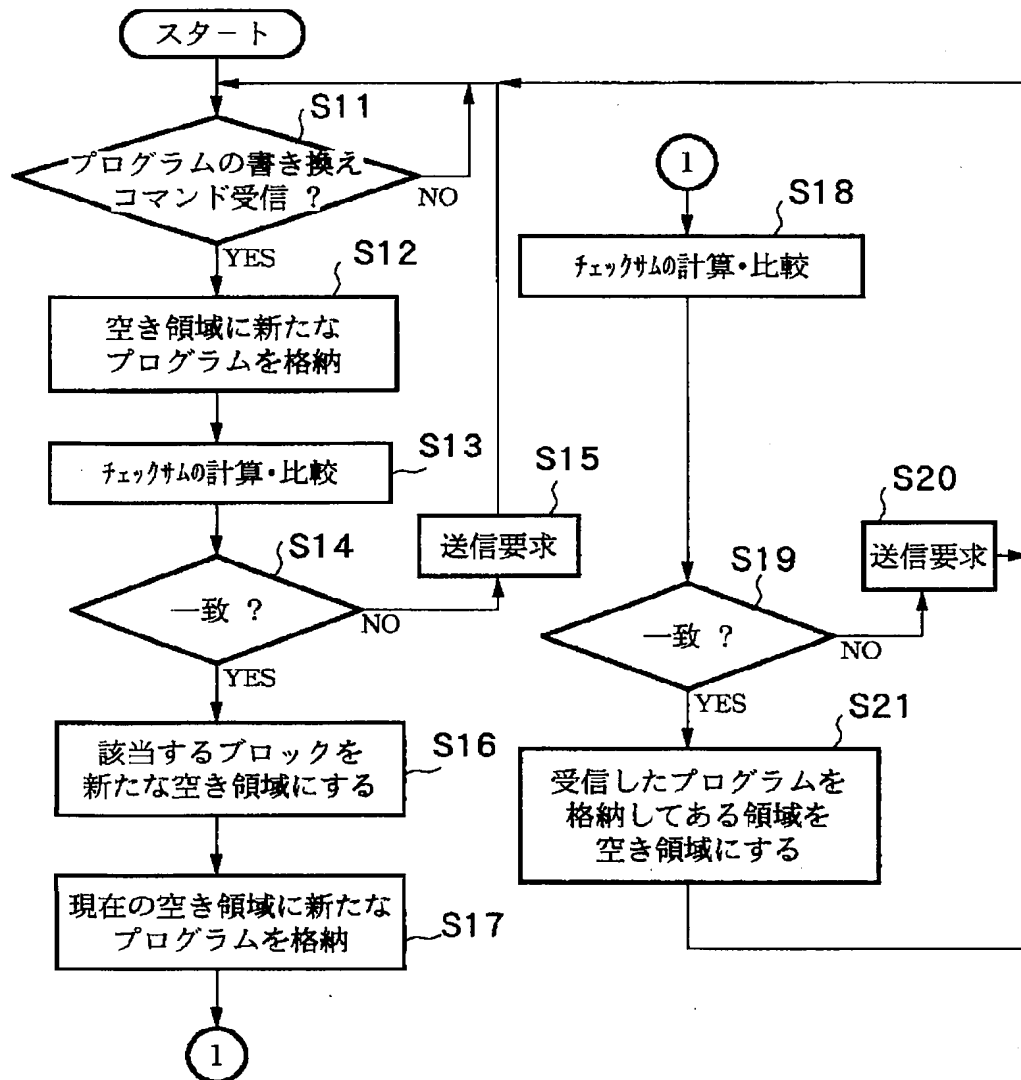
【図 10】



【図 11】



【図13】



【図 1 4】

